

Лабораторная работа № 8  
**Моделирование простейших логических схем**

**Цель работы** – моделирование логических функций при помощи логических элементов.

**Рабочее задание**

**1 Домашнее задание**

1.1 В соответствии с заданным вариантом задания (табл. 1) на основании таблицы истинности (таблица 2) записать логические выражения для двух переключательных функций в СДНФ и минимизировать их с помощью диаграмм Вейча и путем преобразования выражений для переключательных функций с помощью формул и тождеств.

*Таблица 1*

| Логические элементы | Переключательные функции |          |       |       |       |          |       |          |       |          |       |          |
|---------------------|--------------------------|----------|-------|-------|-------|----------|-------|----------|-------|----------|-------|----------|
|                     | $Y_2$                    | $Y_{14}$ | $Y_4$ | $Y_3$ | $Y_6$ | $Y_{10}$ | $Y_8$ | $Y_{12}$ | $Y_9$ | $Y_{11}$ | $Y_1$ | $Y_{13}$ |
| И-НЕ                | 1                        |          | 2     |       | 3     |          | 4     |          | 5     |          | 6     |          |
| ИЛИ и НЕ            |                          |          |       |       |       |          |       |          |       |          |       |          |
| ИЛИ-НЕ              | 7                        |          | 8     |       | 9     |          | 10    |          | 11    |          | 12    |          |
| И и НЕ              |                          |          |       |       |       |          |       |          |       |          |       |          |
| И-НЕ                | 13                       | 14       |       | 15    |       | 16       |       | 17       |       | 18       |       | 13       |
| ИЛИ и НЕ            |                          |          |       |       |       |          |       |          |       |          |       |          |
| ИЛИ-НЕ              | 19                       | 20       |       | 21    |       | 22       |       | 23       |       | 24       |       | 19       |
| И и НЕ              |                          |          |       |       |       |          |       |          |       |          |       |          |

1.2 Получить логические выражения из п. 1.1, используя диаграммы Вейча.

1.3 На базе логических элементов И, ИЛИ, НЕ выполнить две функциональные схемы, реализующие заданные логические выражения до минимизации. Нарисовать временные диаграммы работы указанных схем.

1.4 На базе заданных логических элементов, в зависимости от варианта (таблица 1) выполнить четыре функциональные схемы, реализующие заданные логические выражения до и после минимизации. Нарисовать временные диаграммы работы указанных схем.

**2 Экспериментальная часть**

2.1 Запустить пакет Electronics Workbench. Смоделировать шесть функциональные схемы, разработанные в п.п. 1.3-1.4.

Примеры, графических схем проектирования функции дизъюнкции на базе элементов И, ИЛИ, НЕ в программе Electronics Workbench приведен на рисунке 1, а на базе элементов И-НЕ – на рисунке 2.

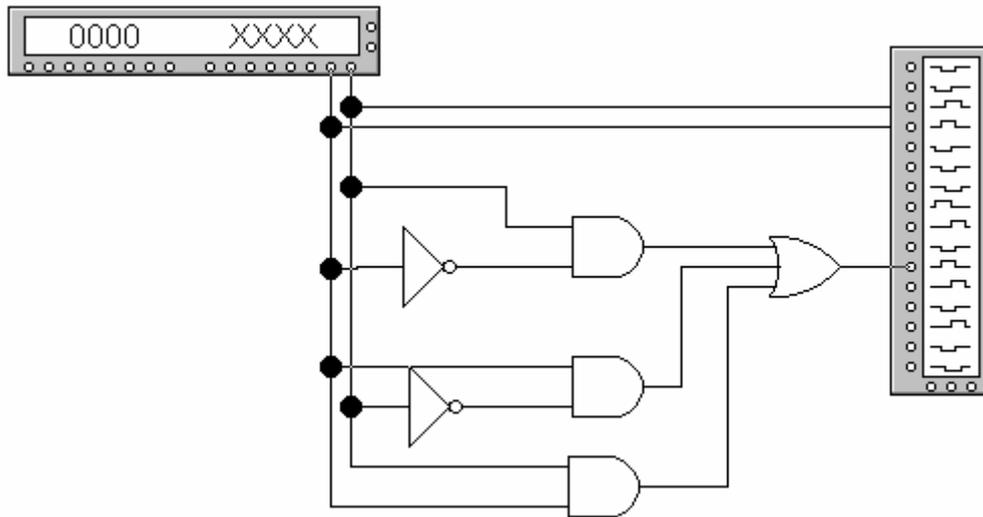


Рисунок 1

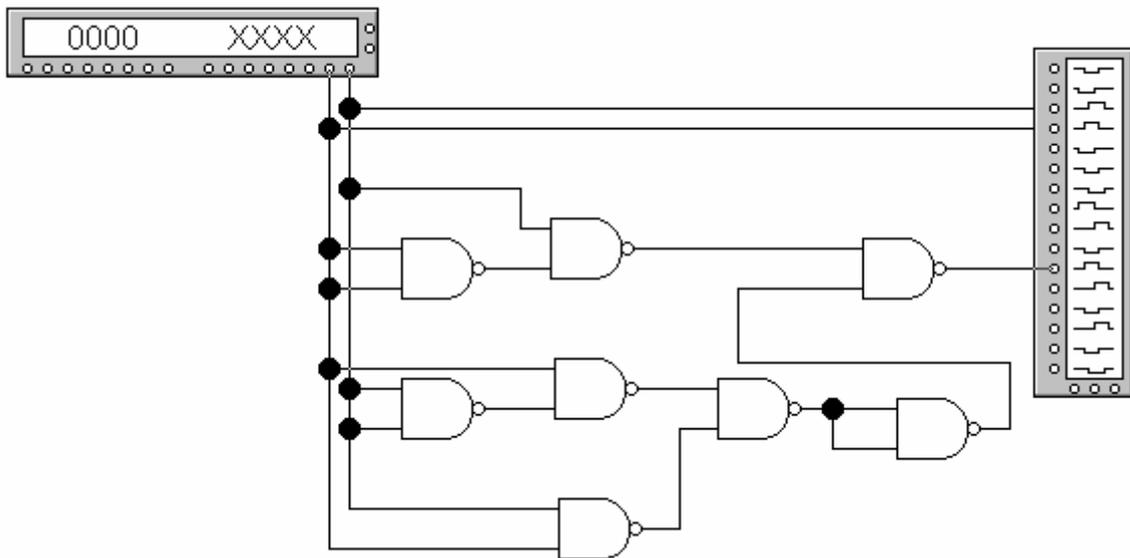


Рисунок 2

2.2 Для имитации работы спроектированной схемы подключить ее входы к генератору слов Word Generation, расположенному на панели компонентов Instruments.

2.3 Получить диаграммы входных и выходных сигналов на экране логического анализатора Logic Analyzer, расположенного на панели компонентов Instruments.

Пример, диаграммы входных и выходных сигналов для функции дизъюнкции приведен на рисунке 3.

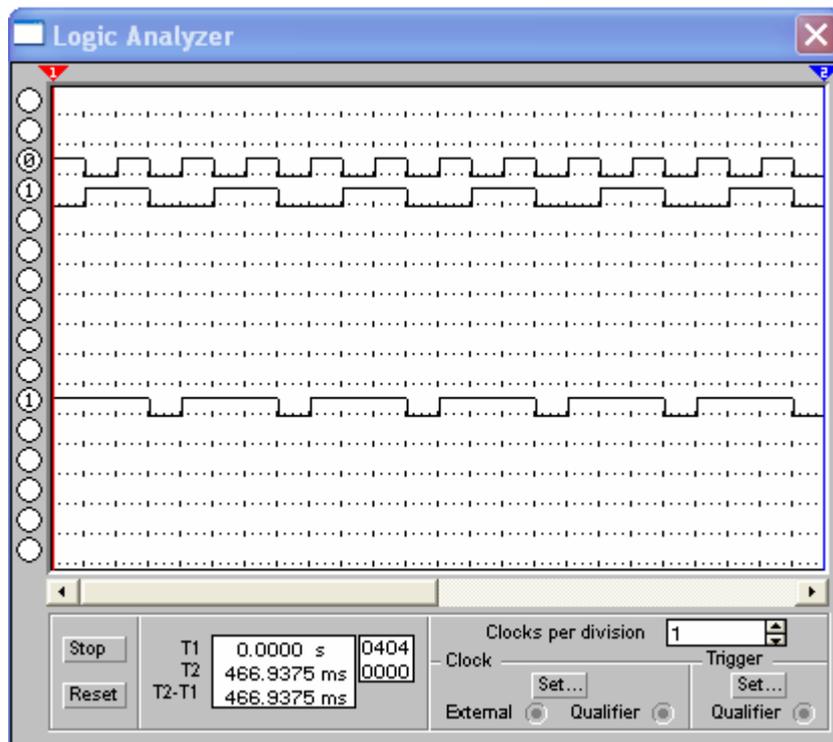


Рисунок 3

### 3 Обработка экспериментальных данных

3.1 Составить отчет о выполнении лабораторной работы. Включить в отчет логические выражения в СДНФ, полученные на основании таблицы истинности, и результаты минимизации, а также на основании диаграммы Вейча.

3.2 Включить в отчет распечатки построенные схемы и диаграммы входных и выходных сигналов для каждой из выполненных схем.

3.3 Сравнить диаграммы входных и выходных сигналов с таблицей истинности для каждой из моделируемых переключательных функций. Сделать выводы.

### Методические указания

При проектировании узлов и устройств ЦВМ широко используются методы анализа и синтеза логических схем, которые получили название *методов логического проектирования*. Они основаны на использовании *алгебры логики* или *булевой алгебры*. Основным понятием алгебры логики является *высказывание* – любое утверждение, в отношении которого имеет смысл говорить, что оно истинно или ложно. При этом считается, что каждое высказывание не может быть одновременно и истинно и ложно. Каждое высказывание можно обозначить определенным символом. Запись  $X_j = 1$  означает, что высказанное истинно, а  $X_j = 0$  – что высказывание ложно.

В алгебре логики высказывания могут быть простыми и сложными. Высказывание, значение истинности которого не зависит от значений истинности других высказываний, называется *простым*. При анализе и синтезе логических схем простое высказывание рассматривается как независимая переменная, принимающая два значения: 0 и 1. Высказывание  $Y(X_1, X_2, \dots, X_n)$ , значение истинности которого зависит от значения истинности других высказываний, составляющих его, называется *сложным* и также может принимать два значения: 0 и 1.

При технической реализации переключательных функций переменные  $X_1, X_2, \dots, X_n$  отождествляются с входящими сигналами, поступающими на физическую схему, реализующую переключательную функцию, а значение  $Y(X_1, X_2, \dots, X_n)$  представляет собой выходной сигнал схемы. Совокупность значений  $n$  переменных называется *набором*.

Одной из распространенных форм задания переключательных функций является *таблица истинности*, где переменные  $X_1, X_2, \dots, X_n$  обычно располагаются в порядке возрастания двоичных чисел, образованных набором. Для переключательной функции  $n$  переменных существует  $m = 2^n$  различных наборов, на которые она может принимать значение 0 или 1.

В таблице 2 приведен полный перечень функций двух аргументов. Функции, образованные логическими переменными, можно преобразовывать в соответствии с правилами или законами алгебры логики. При этом стремятся минимизировать логическое выражение, т.е. привести его к виду, удобному для практической реализации на логических элементах.

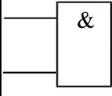
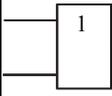
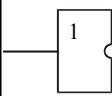
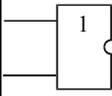
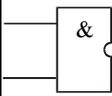
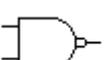
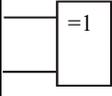
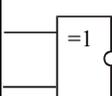
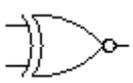
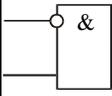
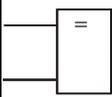
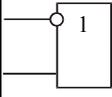
В электронных цифровых устройствах элементарные логические операции над двоичными переменными реализуются простыми логическими схемами, которые называются *логическими элементами* или *вентиллями*. Число входов логического элемента соответствует числу переменных реализуемой им переключательной функции. В таблице 3 приведены названия переключательной функции двух переменных и логического элемента, реализующего эту функцию, а также условное обозначение элемента (УГО) структурных и функциональных схем цифровых устройств. В последней графе этой таблицы даются некоторые названия логических элементов, которые встречаются в отечественной и зарубежной литературе.

Основное требование, предъявляемое к *функционально полному набору* логических элементов, состоит в том, чтобы с помощью этого набора можно было построить любую сложную логическую схему. Ввиду того, что законы функционирования элементов однозначно описываются переключательными функциями, применяя операцию суперпозиции, можно получить любую, сколь угодно сложную переключательную функцию.

Таблица 2

| $X_1$    | 0 | 0 | 1 | 1 | Название переключательной функции    | Основное обозначение  | Сложное высказывание               | Выражение через конъюнкцию, дизъюнкцию инверсию                |
|----------|---|---|---|---|--------------------------------------|-----------------------|------------------------------------|--|
| $X_2$    | 0 | 1 | 0 | 1 |                                      |                       |                                    |  |
| $Y_0$    | 0 | 0 | 0 | 0 | Константа нуль                       | 0                     | Всегда ложно                       | $Y_0 = 0$  |
| $Y_1$    | 0 | 0 | 0 | 1 | Конъюнкция (логическое произведение) | $X_1 \bullet X_2$     | $X_1$ и $X_2$                      | $Y_1 = X_1 \cdot X_2$  |
| $Y_2$    | 0 | 0 | 1 | 0 | Операция запрета по $X_2$            | $X_1 \Delta X_2$      | Неверно, что если $X_1$ , то $X_2$ | $Y_2 = X_1 \cdot \overline{X_2}$                               |
| $Y_3$    | 0 | 0 | 1 | 1 | Переменная $X_1$                     | $X_1$                 | Высказывание не зависит от $X_2$   | $Y_3 = X_1$  |
| $Y_4$    | 0 | 1 | 0 | 0 | Операция запрета по $X_1$            | $X_2 \Delta X_1$      | Неверно, что если $X_2$ , то $X_1$ | $Y_4 = X_2 \cdot \overline{X_1}$                               |
| $Y_5$    | 0 | 1 | 0 | 1 | Переменная $X_2$                     | $X_2$                 | Высказывание не зависит от $X_1$   | " $Y_5 = X_2$ "  |
| $Y_6$    | 0 | 1 | 1 | 0 | Сумма по mod 2 (неравнозначность)    | $X_1 \oplus X_2$      | $X_1$ неравнозначно $X_2$          | $Y_6 = \overline{X_1} \cdot X_2 \vee X_1 \cdot \overline{X_2}$ |
| $Y_7$    | 0 | 1 | 1 | 1 | Дизъюнкция (логическое сложение)     | $X_1 \vee X_2$        | $X_1$ или $X_2$                    | $Y_7 = X_1 \vee X_2$   |
| $Y_8$    | 1 | 0 | 0 | 0 | Операция Пирса                       | $X_1 \downarrow X_2$  | Ни $X_1$ , ни $X_2$                | $Y_8 = \overline{X_1 \vee X_2}$                                |
| $Y_9$    | 1 | 0 | 0 | 1 | Логическая равнозначность            | $X_1 \sim X_2$        | $X_1$ равнозначно $X_2$            | $Y_9 = \overline{X_1} \cdot \overline{X_2} \vee X_1 \cdot X_2$ |
| $Y_{10}$ | 1 | 0 | 1 | 0 | Инверсия $X_2$ (отрицание)           | $\overline{X_2}$      | Не $X_2$                           | $Y_{10} = \overline{X_2}$                                      |
| $Y_{11}$ | 1 | 0 | 1 | 1 | Импликация от $X_2$ к $X_1$          | $X_2 \rightarrow X_1$ | Если $X_2$ , то $X_1$              | $Y_{11} = X_1 \vee \overline{X_2}$                             |
| $Y_{12}$ | 1 | 1 | 0 | 0 | Инверсия $X_1$ (отрицание)           | $\overline{X_1}$      | Не $X_1$                           | $Y_{12} = \overline{X_1}$                                      |
| $Y_{13}$ | 1 | 1 | 0 | 1 | Импликация от $X_1$ к $X_2$          | $X_1 \rightarrow X_2$ | Если $X_1$ , то $X_2$              | $Y_{13} = \overline{X_1} \vee X_2$                             |
| $Y_{14}$ | 1 | 1 | 1 | 0 | Операция Шеффера                     | $X_1   X_2$           | Неверно, что $X_1$ и $X_2$         | $Y_{14} = \overline{X_1 \cdot X_2}$                            |
| $Y_{15}$ | 1 | 1 | 1 | 1 | Константа единица                    | 1                     | Всегда истинно                     | $Y_{15} = 1$   |

Таблица 3

| Название переключательных функций           | Название логического элемента       | Другие названия логического элемента                  | УГО логического элемента  | УГО в среде Electronics Workbench   |
|---|-------------------------------------|---|---|---|
| Конъюнкция                                  | Элемент И, схема совпадения         | Конъюнктор, клапан И, вентиль И                       |    |    |
| Дизъюнкция                                  | Элемент ИЛИ, схема разделения       | Дизъюнктор, клапан ИЛИ, вентиль ИЛИ                   |    |    |
| Инверсия (отрицание)                        | Элемент НЕ, схема отрицания         | Инвертор  |    |    |
| Операция Пирса                              | Элемент ИЛИ-НЕ                      | Схема НЕ-ИЛИ, клапан НЕ-ИЛИ, вентиль НЕ-ИЛИ, схема НИ |    |    |
| Операция Шеффера                            | Элемент И-НЕ                        | Схема НЕ-И, клапан НЕ-И, вентиль НЕ-И                 |  |  |
| Сумма по mod 2                              | ИЛИ-ИЛИ, схема сложения по mod 2    | Исключающая ИЛИ                                       |  |  |
| Сумма по mod 2 и инверсия                   | ИЛИ-ИЛИ-НЕ, схема сложения по mod 2 | Исключающая ИЛИ-НЕ                                    |  |  |
| Операция запрета                            | Элемент НЕТ, схема запрета          | «Запрет»  |  | —   |
| Логическая равнозначность (эквивалентность) | Схема логической равнозначности     | Эквивалентность                                       |  | —   |
| Импликация                                  | Схема импликации                    | Импликатор  |  | —   |

Функционально полный набор переключательных функций является несократимым, если исключение любой функции набора нарушает его полноту. Такой набор можно соорудить с помощью одной, двух, трех и четырех функций.

Примером полных несократимых наборов переключательных функций трех, двух и одной переменной могут служить:

дизъюнкция, логическая равнозначность, константа нуль;  
конъюнкция, логическая неравнозначность, константа единица;  
конъюнкция и отрицание;  
дизъюнкция и отрицание;  
операция Пирса;  
операция Шеффера.

Однако наборы логических элементов и соответствующие им наборы переключательных функций, как правило, обладают функциональной избыточностью, например, широко используемый для построения логических схем цифровых устройств набор, состоящий из переключательных функций конъюнкции, дизъюнкции и отрицания, который реализуется логическими элементами *И*, *ИЛИ*, *НЕ* соответственно. Этот набор элементов дает возможность достаточно гибко и экономично строить схемы, например, на полупроводниковых приборах. Кроме того, с помощью этого набора функций наиболее просто перейти от широко распространенной записи переключательной функции в канонической форме к структурной схеме на логических элементах *И*, *ИЛИ*, *НЕ*, и др.

Задача логического проектирования на первом этапе полностью эквивалентна математической задаче представления заданной переключательной функции переключательными функциями выбранной функционально полной системы. При проектировании логических схем сначала необходимо записать переключательную функцию в определенной исходной форме: *совершенная дизъюнктивная нормальная форма (СДНФ)* и *совершенная конъюнктивная нормальная форма (СКНФ)*. Однако эти формы, как правило, достаточно сложные. Поэтому их минимизируют или с помощью диаграмм Вейча, или путем преобразования выражений для переключательных функций с помощью формул и тождеств, приведенных в таблице 4.

Например, для функции дизъюнкции логическое выражение на основании таблицы истинности (табл. 2) будет иметь вид:

$$Y = X_1 \cdot \bar{X}_2 \vee \bar{X}_1 \cdot X_2 \vee X_1 \cdot X_2.$$

Таблица 4

| Название тождества                              | Тождество   |   |
|---|---|---|
|   | для дизъюнкции  | для конъюнкции  |
| Элементарное высказывание                       | $X \vee X \vee \dots \vee X = X$  | $X \cdot X \cdot \dots \cdot X = X$   |
| -“-   | $X \vee 0 = X$  | $X \cdot 0 = 0$   |
| -“-   | $X \vee 1 = 1$  | $X \cdot 1 = X$   |
| -“-   | $X \vee \bar{X} = 1$  | $X \cdot \bar{X} = 0$   |
| -“-   | $\bar{\bar{X}} \vee 0 = \bar{\bar{X}} = X$  | $\bar{\bar{X}} \cdot 1 = \bar{\bar{X}} = X$   |
| Сочетательные (ассоциативные)                   | $(X_i \vee X_k) \vee X_j = X_i \vee (X_k \vee X_j)$   | $(X_i \cdot X_k) \cdot X_j = X_i \cdot (X_k \cdot X_j)$   |
| Переместительные (коммуникативные)              | $X_i \vee X_k = X_k \vee X_i$   | $X_i \cdot X_k = X_k \cdot X_i$   |
| Распределительные (дистрибутивные)              | $(X_i \vee X_k) \cdot (X_i \vee X_j) = X_i \vee X_k \cdot X_j$  | $X_i \cdot (X_k \vee X_j) = X_i \cdot X_k \vee X_i \cdot X_j$   |
| Поглощения                                      | $X_i(X_i \vee X_k) = X_i$   | $X_i \vee X_i \cdot X_k = X_i$  |
| Склеивания                                      | $(X_i \vee X_k) \cdot (X_i \vee \bar{X}_k) = X_i$   | $X_i \cdot X_k \vee X_i \cdot \bar{X}_k = X_i$  |
| Соотношение двойственности (формула де Моргана) | $\overline{X_1 \vee X_2 \vee \dots \vee X_n} = \bar{X}_1 \cdot \bar{X}_2 \cdot \dots \cdot \bar{X}_n$ | $\overline{X_1 \cdot X_2 \cdot \dots \cdot X_n} = \bar{X}_1 \vee \bar{X}_2 \vee \dots \vee \bar{X}_n$ |

При минимизации на основании тождеств (табл. 4) получим следующее выражение:

$$\begin{aligned}
 Y &= X_1 \cdot \bar{X}_2 \vee \bar{X}_1 \cdot X_2 \vee X_1 \cdot X_2 = X_1 \cdot (\bar{X}_2 \vee X_2) \vee \bar{X}_1 \cdot X_2 = X_1 \vee \bar{X}_1 \cdot X_2 = \\
 &= (X_1 \vee \bar{X}_1) \cdot (X_1 \vee X_2) = X_1 \vee X_2.
 \end{aligned}$$

Если число логических переменных не превышает 5-6, минимизацию логических уравнений удобно производить с помощью карт Карно или диаграмм Вейча. Минимизацию проводят путем объединения наборов (*термов*) на карте Карно. Причем объединяемые наборы должны иметь одинаковые значения функции (все 0 или все 1).

Рассмотрим пример: требуется минимизировать логическую функцию двух переменных дизъюнкцию. На основании таблицы истинности (таблица 2) составим карту Карно (рисунок 4), в которой наименования столбцов и строк представляют собой значения переменных, причем переменные располагаются в таком порядке, чтобы при переходе к соседнему столбцу или строке изменялось значение только одной переменной.

Таблицу заполняют значениями функции, соответствующими комбинациям значений переменных. На карте Карно отмечают группы, состоящие из  $2^n$  ячеек ( $n$  – число переменных) и содержащие 1, т.к. они описываются простыми логическими выражениями. Каждая группа объединяет две ячейки, соответствующие логическим преобразованиям:

|             | $\bar{X}_1$ | $X_1$ |       |
|-------------|-------------|-------|-------|
| $X_2   X_1$ | 0           | 1     |       |
| $\bar{X}_2$ | 0           | 1     | $X_1$ |
| $X_2$       | 1           | 1     | $X_2$ |

Рисунок 4

$$(X_1 \cdot \bar{X}_2) \vee (X_1 \cdot X_2) = X_1(\bar{X}_2 \vee X_2) = X_1;$$

$$(\bar{X}_1 \cdot X_2) \vee (X_1 \cdot X_2) = X_2(\bar{X}_1 \vee X_1) = X_2.$$

Компактное выражение, описывающее функцию, представляет собой дизъюнкцию логических выражений, полученных при помощи карт Карно. В результате получаем выражение в СДНФ, совпадающее с переключательной функцией дизъюнкции:

$$Y_7 = (X_1 \vee X_2).$$

### Контрольные вопросы

1. Какие функциональные схемы называют комбинационными?
2. Что представляет из себя таблица истинности для переключательных функций?
3. Какие требования, предъявляются к функционально полному набору логических элементов?
4. Почему штрих Шеффера обладает функциональной полнотой?
5. Чем отличаются схема исключающее ИЛИ и равнозначность?
6. Как осуществляется процесс синтеза цифровых логических схем?
7. С какой целью проводится минимизация булевых функций?
8. Каким образом маркируются интегральные микросхемы?
9. Как обозначаются ЛЭ на схемах электрических функциональных и принципиальных?